

1 UART 8250

Una UART 8250 contiene:

- due convertitori seriale - parallelo, uno per la trasmissione, l'altro per la ricezione (realizzati con shift - register)
- dieci registri per la programmazione e la lettura - scrittura dei dati trasmessi
- un "generatore di baud rate" che permette di trasmettere a velocità variabili, realizzando un'onda quadra la cui frequenza è modificabile via software
- un generatore di interrupt
- un data bus bidirezionale per comunicare con la CPU
- funzioni per la rilevazione degli errori di trasmissione e di diagnostica
- funzioni di controllo di linee esterne TTL

Il circuito ha cinque linee di uscita: TX, DTR, RTS, OUT1 e OUT2. TX è il piedino sul quale viene spedito il frame RS 232 serializzato automaticamente dal dispositivo, le altre linee sono normali segnali di livello TTL. Mentre DTR e RTS sono collegate al driver RS232 e quindi presenti fra i piedini del connettore di uscita, OUT1 e OUT2 sono due segnali TTL a disposizione dei progettisti del sistema per qualsiasi scopo. Essi possono essere manipolati scrivendo nei registri del dispositivo, come per tutte le altre operazioni da far eseguire alla UART.

Il chip, pur contenendo 9 registri, 8 da 8 bit e uno da 16, occupa 7 bit di spazio di indirizzamento.

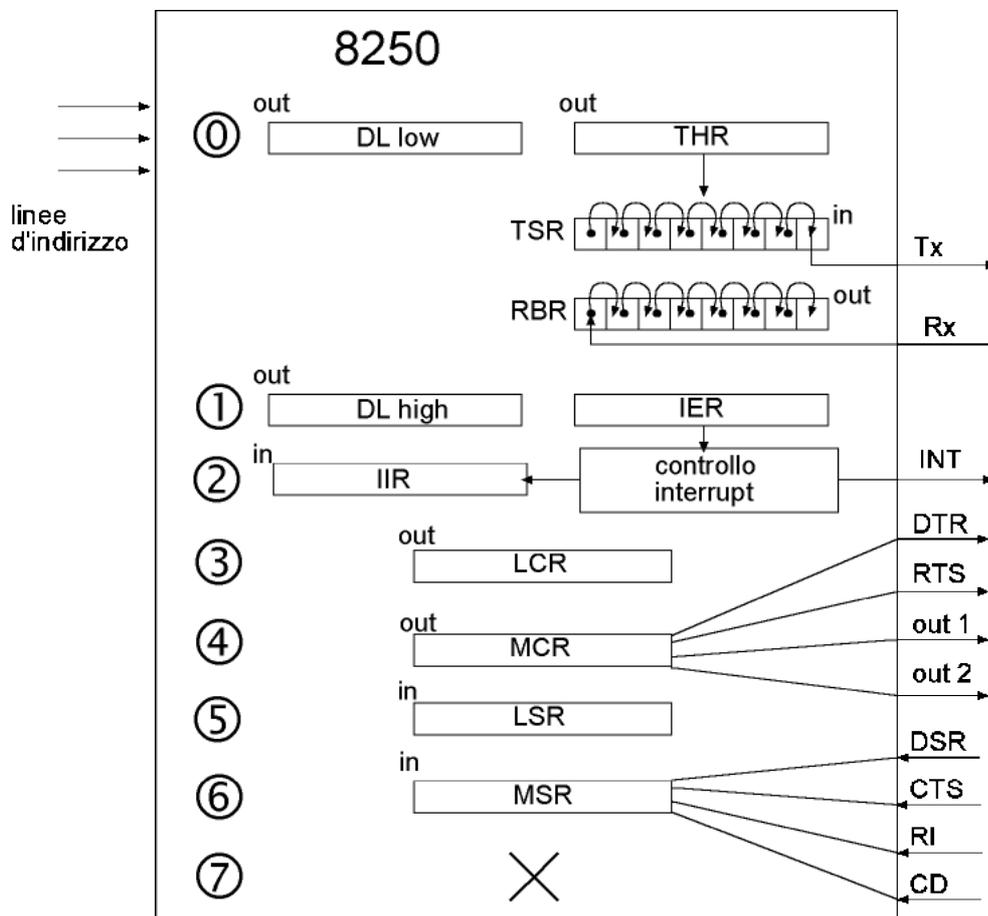


Figura 1: Registri dell'UART 8250

1.0.1 Registri dell'8250

Capendo i nomi dei registri dell'8250 ci spieghiamo automaticamente a cosa servono. Per capire teniamo presente questa nomenclatura:

Control (C): i registri di controllo servono per comandare la condizione delle linee RS-232 che il computer può pilotare.

Di conseguenza sono registri di Output.

i registri di controllo sono contrapposti a:

Status (S): i registri di stato servono per leggere la condizione di linee RS-232 pilotate dal dispositivo, non dal computer. Di conseguenza sono sempre di Input.

Line (L): i registri "di linea" hanno a che fare con le linee di trasmissione e ricezione (TX e RX); tramite essi sarà possibile stabilire il formato con cui ci si scambieranno dati nelle linee TX e RX, oppure sapere a che punto sono le comunicazioni.

i registri di linea sono contrapposti a:

Modem (M): i registri "di modem" sono relativi alle linee accessorie della RS-232, cioè quelle che permettono l'handshake o comunicano lo stato del computer o del dispositivo collegato, ovverosia quelle linee che controllano il modem.

Indirizzi dei registri:

Indirizzo 0 in scrittura: THR (**T**ransmitter **H**olding **R**egister)

Indirizzo 0 in scrittura: TSR (**T**ransmitter **S**hift **R**egister)

Indirizzo 0 in lettura: RBR (**R**eceiver **B**uffer **R**egister)

Trasmissione e ricezione: questi registri sono i due shift - register di trasmissione e ricezione. Essi sono collegati allo stesso indirizzo, che è l'indirizzo base del dispositivo. Se questo indirizzo viene letto, contiene l'ultimo byte ricevuto, se viene scritto contiene l'ultimo byte da trasmettere.

Indirizzo 1: IER (**I**nterrupt **E**nable **R**egister)

Un 8250 può far partire un interrupt in diverse occasioni. Questo registro abilita i tipi di evento che possono far scattare l'interruzione.

Indirizzo 2: IIR (**I**nterrupt **I**dentification **R**egister)

Registro dal quale la CPU può leggere qual è la causa per la quale l'8250 le ha lanciato un interrupt.

Indirizzo 3: LCR (**L**ine **C**ontrol **R**egister)

Registro di controllo per programmare il funzionamento del chip riguardo alla forma del frame: numero di bit di dati, numero di bit di stop, controllo di parità, tipo di parità.

Indirizzo 4: MCR (**M**odem **C**ontrol **R**egister)

Registro di controllo per stabilire lo stato delle linee di controllo del modem (DTR e RTS), per l'handshake hardware.

Indirizzo 5: LSR (**L**ine **S**tatus **R**egister)

Registro di stato, indica la condizione del trasferimento, se il dato è arrivato od è in arrivo, se sono avvenuti degli errori e quali sono avvenuti.

Indirizzo 6: MSR (**M**odem **S**tatus **R**egister)

Registro di stato, per leggere la condizione delle linee controllate dal modem (CTS e DSR).

1.0.2 Il generatore di baud rate

L'UART ha un piedino di ingresso in cui deve essere presente un'onda quadra di frequenza fissa.

Nel PC questa frequenza può essere di 1,8432 MHz oppure 3,0720 MHz. Questa frequenza fissa viene divisa dalla UART per un numero di 16 bit contenuto all'interno del chip, in un registro detto "**divisor latch**". In questo modo si genera un'altra onda quadra, di frequenza "programmabile", minore od uguale a quella in ingresso.

Quest'ultima onda quadra, che il costruttore chiama impropriamente "generatore di baud rate" (*), viene usata come riferimento per stabilire tutti i tempi delle trasmissioni e ricezioni che la UART effettua.

La sua frequenza è 16 volte maggiore della bit rate della trasmissione seriale. Perciò cambiando il valore del divisor latch si cambia la velocità di trasmissione e ricezione. La velocità voluta, che impropriamente viene detta "baud rate", è perciò data dall'espressione:

$$\text{BaudRate} = \text{FrequenzaDelClock} / (\text{DivisorLatch} * 16)$$

Uso del generatore di baud rate in ricezione.

(*) La denominazione corretta sarebbe "generatore di bit rate". Come vedremo più avanti trattando di modem, esiste una differenza fra baud rate e bit rate, che nella seriale RS 232 non si applica.

.. 8 conteggi, campionamento dello start poi un campionamento ogni 16 conteggi.

1.0.3 Indirizzi dei registri dell'8250

I registri che si trovano nel chip sono gli 8 registri già descritti, ai quali bisogna aggiungere il registro da 16 bit necessario per memorizzare il divisore di baud rate. Il totale degli indirizzi che il chip dovrebbe impegnare è 10 byte, cioè più di 8. Questo significa che il chip dovrebbe coprire uno spazio di indirizzi di 4 bit. Il costruttore del dispositivo decise invece di usare un trucco per mantenere il numero di indirizzi usati dal chip entro gli 8 (3 bit d'indirizzo).

Innanzitutto, come già visto, i due registri THR e RBR rispondono allo stesso indirizzo, uno in lettura e l'altro in scrittura.

Quindi è necessario risparmiare un altro byte di indirizzo, ma in verità se ne risparmiano due. Considerando che il divisore non si deve modificare mai mentre sono in corso delle comunicazioni, il divisore di baud rate venne fatto corrispondere allo stesso indirizzo dei primi due degli altri registri, cioè il registro di trasmissione e ricezione ed il registro IER. Naturalmente bisognava anche inventare un meccanismo perché il chip potesse sapere se una scrittura era indirizzata al divisore di baud rate o, per esempio, alla trasmissione di un dato.

Questo meccanismo consiste nella scrittura del bit 7 del registro LCR. Questo bit viene detto DLAB (Divisor Latch Access Bit, il nome dice tutto ;-). Se DLAB è messo a 1 significa che le scritture ai primi due indirizzi del chip sono dirette al divisore, mentre se a 0 significa che vanno nel THR e nell'IER. Nella fase di configurazione il bit DLAB dovrà perciò essere a 0.

Nella fase iniziale di configurazione della porta RS 232, il software, per programmare il divisore di baud rate, dovrà:

- mettere il bit 7 di LCR (DLAB) a 1
- scrivere la parte bassa del divisore nel registro di indirizzo 0 (base)
- scrivere la parte alta del divisore nel registro di indirizzo 1 (base + 1)
- mettere il bit 7 di LCR (DLAB) a 0

LCR	7	6	5	4	3	2	1	0
BASE +3	DLAB	Set break	fissa il bit di parità	Selez. Parità pari (Even)	Parity Enable	n. di Stop bit	n. bit di dati (H)	n. bit di dati (L)

LSR	7	6	5	4	3	2	1	0
BASE +5	0	TSR Empty (shift reg.)	THR Empty (holding r.)	Break interrupt	Framing Error	Parity Error.	Overrun Error	Data Ready

MCR	7	6	5	4	3	2	1	0
BASE +4	0	0	0	Loopback	Out 2 On	Out 1 On	RTS On	DTR On

MSR	7	6	5	4	3	2	1	0
BASE +6	CD	RI	DSR	CTS	Delta on CD	Var. positiva su RI	Delta on DSR	Delta on CTS

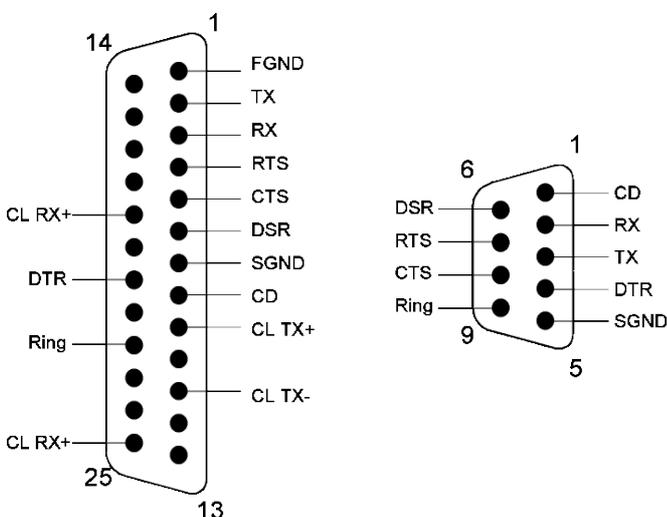
IER	7	6	5	4	3	2	1	0
BASE +1	0	0	0	0	su variaz.. stato modem	su variaz. stato linee	su THR vuoto	su data received

IIR	7	6	5	4	3	2	1	0
BASE +2	0	0	0	0	0	Interrupt ID (H)	Interrupt ID (L)	0 se interr. Pendente

1.1 Porta seriale del PC

Connettori

Nel primo PC IBM il connettore era DB 25 ed era presente anche la possibilità di collegamento in current loop. Nel PC AT IBM il connettore è stato ridotto ad un DB 9, per ragioni di spazio, togliendo i collegamenti non indispensabili e l'interfaccia current loop. Per questa ragione esistono in commercio schede seriali con connettori grandi o piccoli.



DB 25 PC XT **DB 9 PC AT**
 Figura 2: i segnali RS 232 associati ai pin del connettore DB 25 e DB 9

Mentre la UART lavora con normali livelli TTL (circa 0 - 5 V), il connettore esterno della porta seriale deve avere livelli RS 232. Per effettuare la traslazione di livelli di tensione ed il pilotaggio delle linee della RS-232, nella scheda seriale ci deve essere un chip esterno alla UART, che viene detto "RS 232 driver".

La seriale del primo PC, realizzata con una UART 8250, è in grado di funzionare in interrupt. L'interrupt utilizzato normalmente è IRQ 4 per la prima porta seriale (COM 1), mentre è IRQ 3 per COM 2.

Per selezionare l'interrupt, oltre che il registro IER della UART, c'è un secondo sistema, basato sull'uscita OUT2 della UART, il cui valore può essere selezionato scrivendo nel registro MCR. OUT2 è collegata ad un buffer three state, come "chip select". Il buffer porta il segnale di interrupt dell'8250 fino al sistema d'interruzione del PC (PIC master,, IRQ # 4 o 3). In questo modo, impostando OUT2 basso, l'interrupt dell'8250 non può raggiungere il PC, anche se l'UART lo genera.

OUT1 nella seriale standard del PC IBM non è utilizzato. In alcuni modem interni, che si collegano al bus di espansione del PC e non possono essere resettati spegnendoli, viene utilizzato per lanciare via software la reinizializzazione del modem.

Indirizzi e interrupt delle porte seriali del PC

Le schede per porte seriali possono sempre essere configurate per assumere uno dei quattro indirizzi base ed uno dei due IRQ indicati nella seguente tabella:

"Nome" dato dal DOS	Indirizzo BASE	Numero INT	Numero IRQ
COM1	03F8h	0C	4
COM2	02F8h	0B	3
COM3	03E8h	0C	4
COM4	02E8h	0B	3

Si noti che il DOS assegna i nomi cercando la UART nell'ordine della tabella, agli indirizzi scritti nella colonna "Indirizzo BASE". Se non trova dei port agli indirizzi assegna i nomi senza "lasciare buchi".

Si noti anche che COM1 e COM3 condividono la stessa linea di interrupt, così come COM2 e COM4. Perché tutto funzioni correttamente, il driver della porta seriale dovrà perciò essere in grado di gestire "contemporaneamente" due porte, individuando quale delle due ha lanciato l'interruzione.

Mouse seriali

Il mouse Microsoft (a due tasti) usa 1200 bit/s, N71; il mouse "Mouse System" (a tre tasti) usa 1200, N81.

1.2 16550

Questo chip ha un registro in più che serve per operare con il piccolo buffer di 8 byte che il dispositivo contiene. Questo registro viene detto FCR (FIFO Control Register) ed è all'indirizzo BASE + 2, che perciò condivide con il registro IIR, con un trucco simile a quello del DLAB. I chip dal 16450 in poi hanno anche il registro SCR (Scratch Register, registro per "schizzi"), che serve solo come registro di appoggio, a disposizione del software.

Il 16550 è anche in grado di generare automaticamente i segnali di controllo del flusso hardware, senza richiedere al software di perdere tempo per farlo "manualmente".

1.3 Per saperne di più

Data sheet dei produttori (la prima sorgente di 8250 e 16450 è National Semiconductor)